

(43) Date of publication of application: 02 . 07 . 99

(51) Int. Cl. **H04L 7/08**
H03G 3/30
H04J 3/06

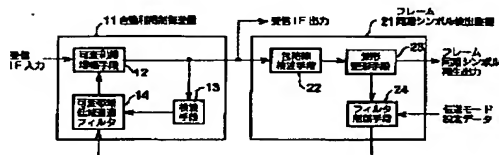
(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**

(72) Inventor: **IKEDO TAIICHI**

(57) Abstract:

PROBLEM TO BE SOLVED: To stably recover a frame synchronization symbol even when a response speed of an automatic gain controller is increased in the case of receiving a signal whose frame synchronization symbol denotes a non-signal period.

SOLUTION: In interlocking with a change in an output signal of a frame synchronization symbol detector 21 at the arrival of a frame synchronization symbol, a band width of a variable band low-pass filter 14 is varied by a filter control means 24 to set a response speed of an automatic gain controller 11 lower. Thus, it is prevented that the operation is conducted with a maximum gain for automatic gain control for the frame synchronization symbol period and the frame synchronization symbol of the received signal is stably recovered.



COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-177546

(43) 公開日 平成11年(1999) 7月2日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 L 7/08

H 0 4 L 7/08

A

H 0 3 G 3/30

H 0 3 G 3/30

B

H 0 4 J 3/06

H 0 4 J 3/06

A

審査請求 未請求 請求項の数16 O L (全 14 頁)

(21) 出願番号 特願平9-346916

(22) 出願日 平成9年(1997)12月16日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 池 戸 耐 一

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

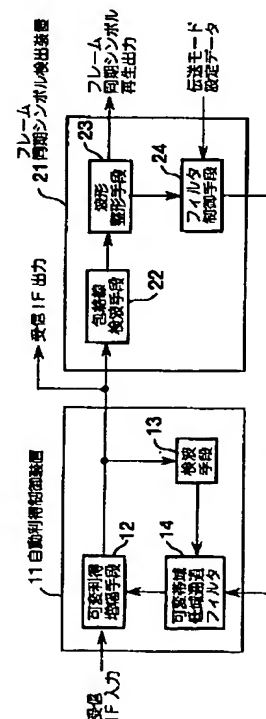
(74) 代理人 弁理士 蔵合 正博

(54) 【発明の名称】 フレーム同期シンボル再生装置

(57) 【要約】

【課題】 フレーム同期シンボルが無信号区間である信号を受信する際に、自動利得制御装置の応答速度を高速にしても、安定にフレーム同期シンボルを再生できるようにする。

【解決手段】 フレーム同期シンボル検出装置21の出力信号がフレーム同期シンボル到来時に変化することと連動して、フィルタ制御手段24が可変帯域低域通過フィルタ14の帯域幅を変えさせ、自動利得制御装置11の応答速度を低速にする。これにより、フレーム同期シンボル区間で自動利得制御が最大ゲインで動作することを防ぎ、受信信号のフレーム同期シンボルを安定して再生することができる。



【特許請求の範囲】

【請求項1】 フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する可変帯域低域通過フィルタとを備えた自動利得制御装置と、

前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、波形整形手段の出力変動により、前記可変帯域低域通過フィルタの帯域幅を可変させるための制御信号を出力するフィルタ制御手段とを備えたフレーム同期シンボル検出装置とで構成されたフレーム同期シンボル再生装置。

【請求項2】 フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する1または複数の異なる帯域幅をもった広帯域低域通過フィルタと、前記検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する狭帯域低域通過フィルタと、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタの出力信号および狭帯域低域通過フィルタの出力信号を入力とし、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタからの信号の一つと前記狭帯域低域通過フィルタの出力信号のいずれか一方を選択して、前記可変利得増幅手段へ可変利得増幅手段のゲインを設定するための制御信号を出力するフィルタ切り替え手段とを備えた自動利得制御装置と、

前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、波形整形手段の出力変動により、前記フィルタ切り替え手段のフィルタを選択するための制御信号を出力するフィルタ制御手段とを備えたフレーム同期シンボル検出装置とで構成されるフレーム同期シンボル再生装置。

【請求項3】 フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する1または複数の異なる帯域幅をもった広帯域低域通過フィルタと、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタからの信号の一つを選択して、前記可変利得増幅手段へゲインを設定するための制御信号を

出力するフィルタ切り替え手段とを備えた自動利得制御装置と、

前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、外部制御信号により充放電を行う充放電手段と、復調部からの伝送モード設定データを直流電圧に変換するデータ変換手段と、前記充放電手段の出力が反転入力端子に接続され、前記データ変換手段の出力が非反転入力端子に接続されたコンパレータと、前記波形整形手段からの出力信号および前記コンパレータからの出力信号とを入力とし、外部からの制御信号により、前記波形整形手段からの出力信号と前記コンパレータからの出力信号のいずれか一方を選択して出力する信号切り替え手段と、前記波形整形手段からの出力信号および前記信号切り替え手段からの出力信号とを入力し、前記充放電手段および前記信号切り替え手段を制御して、フレーム同期シンボルを生成する論理回路とを備えたフレーム同期シンボル検出装置とで構成されるフレーム同期シンボル再生装置。

【請求項4】 フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する1または複数の異なる帯域幅をもった広帯域低域通過フィルタと、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタからの信号の一つを選択して、前記可変利得増幅手段へゲインを設定するための制御信号を出力するフィルタ切り替え手段とを備えた自動利得制御装置と、

前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、復調部からの伝送モード設定データにより初期値を与えられ、外部制御信号によりカウンタ動作を開始するカウンタ手段と、カウンタ手段の動作クロックを与えるクロック発生手段と、前記波形整形手段からの出力信号および前記カウンタ手段からの出力信号とを入力とし、外部からの制御信号により、前記波形整形手段からの出力信号と前記カウンタ手段からの最上位ビット出力信号のいずれか一方を選択して出力する信号切り替え手段と、前記波形整形手段からの出力信号および前記信号切り替え手段からの出力信号とを入力し、前記カウンタ手段および前記信号切り替え手段を制御して、フレーム同期シンボルを生成する論理回路とを備えたフレーム同期シンボル検出装置とで構成されるフレーム同期シンボル再生装置。

【請求項5】 フィルタ制御手段が、その出力を復調部からの伝送モード設定データに応じて変化させることを

特徴とする請求項１記載のフレーム同期シンボル再生装置。

【請求項６】 フィルタ制御手段が、その出力を復調部からの伝送モード設定データに応じて変化させることを特徴とする請求項２記載のフレーム同期シンボル再生装置。

【請求項７】 フィルタ切り替え手段が、その出力を復調部からの伝送モード設定データに応じて１または複数の広帯域低域通過フィルタのうちのいずれかを選択することを特徴とする請求項３記載のフレーム同期シンボル再生装置。

【請求項８】 フィルタ切り替え手段が、その出力を復調部からの伝送モード設定データに応じて１または複数の広帯域低域通過フィルタのうちのいずれかを選択することを特徴とする請求項４記載のフレーム同期シンボル再生装置。

【請求項９】 請求項１または５記載のフレーム同期シンボル再生装置において、波形整形手段の出力信号がフレーム同期シンボル到来時に変化することと連動して、フィルタ制御手段が可変帯域低域通過フィルタの帯域幅を可変させ、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速に変化させることを特徴とするフレーム同期シンボル再生方法。

【請求項１０】 請求項２または６記載のフレーム同期シンボル再生装置において、波形整形手段の出力信号がフレーム同期シンボル到来時に変化することと連動して、フィルタ制御手段がフィルタ切り替え手段を制御して、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速に変化させることを特徴とするフレーム同期シンボル再生方法。

【請求項１１】 請求項３または７記載のフレーム同期シンボル再生装置において、論理回路の出力信号がフレーム同期シンボル到来時に変化することと連動して、論理回路が充放電手段および信号切り替え手段を制御して、フレーム同期シンボルを生成することを特徴とするフレーム同期シンボル再生方法。

【請求項１２】 請求項４または８記載のフレーム同期シンボル再生装置において、論理回路の出力信号がフレーム同期シンボル到来時に変化することと連動して、論理回路がカウンタ手段および信号切り替え手段を制御して、フレーム同期シンボルを生成することを特徴とするフレーム同期シンボル再生方法。

【請求項１３】 請求項１または５記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受信機。

【請求項１４】 請求項２または６記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受信機。

【請求項１５】 請求項３または７記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受

信機。

【請求項１６】 請求項４または８記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受信機。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】 本発明は、例えばデジタルオーディオ放送（Digital Audio Broadcasting;以下、単にＤＡＢと記す。）に採用されているフレーム同期シンボルが無信号区間である信号を受信する受信機におけるフレーム同期シンボル再生を行う装置と方法およびそれを用いたＤＡＢ受信機に関する。

【０００２】

【従来の技術】 欧州ユーレカプロジェクトによって開発されたＤＡＢシステムの伝送フレームには、１フレーム内に、１フレーム長（伝送モードによって長さが異なる。）の約１／７４の長さを持つヌルシンボルとよばれるフレーム同期シンボルがあり、フレーム同期シンボルでは無信号区間となっている。ＤＡＢ受信機においては、フレーム同期シンボルを検出することにより、フレーム同期検出を行っている。そのため、ＤＡＢ受信機としては、受信信号を中間周波数（Intermediate Frequency; 以下、単にＩＦと記す。）帯域に周波数変換した後、周波数変換された信号を包絡線検波することにより、フレーム同期シンボルを検出している。

【０００３】 図７は一般的なＤＡＢ受信機に使用されるフレーム同期シンボル再生装置の一例を示す。自動利得制御装置８１の入力には、受信信号がＩＦ帯域に周波数変換された図８（Ａ）に示すようなＩＦ信号が入力されている。自動利得制御装置８１は、可変なゲインで増幅する可変利得増幅手段８２と、可変利得増幅手段８２の出力に接続され、可変利得増幅手段８２の出力信号を検波する検波手段８３と、検波手段８３の出力から不要な高調波成分を除去する低域通過フィルタ８４とを備えており、低域通過フィルタ８４の出力が可変利得増幅手段８２の利得制御端子に接続される。自動利得制御装置８１の応答速度は、この低域通過フィルタ８４の帯域幅によって決定され、低域通過フィルタ８４の帯域幅を狭く設定すると、自動利得制御装置８１の応答速度が低速になり、低域通過フィルタ８４の帯域幅を広く設定すると、自動利得制御装置８１の応答速度が高速になる。通常はフェージング対策のために、自動利得制御装置８１の応答速度は高速であることが必要なため、低域通過フィルタ８４の帯域幅は広く設定される。

【０００４】 フレーム同期シンボル検出装置９１は、可変利得増幅手段８２のＩＦ出力信号の包絡線検波を行う包絡線検波手段９２と、包絡線検波手段９２の出力信号の波形整形を行い、フレーム同期シンボルを生成する波形整形手段９３とを備えている。波形整形手段９３の出力は、例えば、フレーム同期シンボル区間だけ０Ｖにな

り、それ以外では5Vになるように構成されている。

【0005】

【発明が解決しようとする課題】しかしながら、図7のような従来のDAB受信機では、フェージングを考慮して低域通過フィルタ84の帯域幅を広く設定すると、可変利得増幅手段82は、フレーム同期シンボル区間で、フレーム同期シンボル到来前のゲインを保持できず、素早く最大ゲインになるように動作する。そのため、可変利得増幅手段82の出力には、図8(B)に示すようにフレーム同期シンボル区間でノイズが増幅されたIF信号が出力される。図8(B)のようなIF信号を包絡線検波手段92を介して得られる出力信号は図8(C)のようになるため、波形整形手段93のしきい値を図8

(C)のように設定した場合、波形整形を行った出力は図8(D)のようになり、図8(E)に示すような本来再生されるフレーム同期シンボルと比較すると、フレーム同期シンボルが正確に再生されないため、フレーム同期検出が正確に行えず、受信動作が不安定になったり、強いては受信動作が不可能になるといった問題があった。そのため、少なくともフレーム同期シンボル再生ができる範囲で自動利得制御装置81の応答速度を決定しなくてはならないという制限があった。

【0006】また、欧州ユーレカプロジェクトによって開発されたDABシステムには4つの異なる伝送モードがあり、伝送モードが異なるとフレーム長が異なり、フレーム同期シンボル長も異なる。そのため、複数の伝送モードに対応する受信機の開発において、受信機の復調部で設定される伝送モード設定データに対応して伝送モード毎に自動利得制御装置81の応答速度を最適化することができなかった。

【0007】本発明は、このような従来の問題を解決するものであり、自動利得制御装置の応答速度を高速にしても、安定にフレーム同期シンボル再生を行って受信動作の安定化を図り、また、伝送モード毎に自動利得制御装置の応答速度を最適化することができるフレーム同期シンボル再生装置と方法およびそれを用いたDAB受信機を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明のフレーム同期シンボル再生装置は、自動利得制御装置から出力される信号のフレーム同期シンボルを検出する際、フレーム同期シンボル検出装置の出力信号が、フレーム同期シンボル到来時に変化することを利用して、フレーム同期シンボル区間では自動利得制御装置の応答速度を低速にするようにしたものであり、これにより、フレーム同期シンボル区間で自動利得制御装置が最大ゲインになるように動作することを防ぐことができ、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。また、受信機の復調部からの伝送モード設定データにより、フレーム同期シンボル区間外での自動利得制御装置

の応答速度を伝送モード毎に最適化することができる。

【0009】

【発明の実施の形態】本発明の請求項1に記載の発明は、フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する可変帯域低域通過フィルタとを備えた自動利得制御装置と、前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、波形整形手段の出力変動により、前記可変帯域低域通過フィルタの帯域幅を可変させるための制御信号を出力するフィルタ制御手段とを備えたフレーム同期シンボル検出装置とで構成されたフレーム同期シンボル再生装置であり、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速にすることによって、フレーム同期シンボル区間で自動利得制御装置が最大ゲインになるように動作することを防ぐことができ、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0010】本発明の請求項2に記載の発明は、フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する1または複数の異なる帯域幅をもった広帯域低域通過フィルタと、前記検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する狭帯域低域通過フィルタと、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタの出力信号および狭帯域低域通過フィルタの出力信号を入力とし、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタからの信号の一つと前記狭帯域低域通過フィルタの出力信号のいずれか一方を選択して、前記可変利得増幅手段へ可変利得増幅手段のゲインを設定するための制御信号を出力するフィルタ切り替え手段とを備えた自動利得制御装置と、前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、波形整形手段の出力変動により、前記フィルタ切り替え手段のフィルタを選択するための制御信号を出力するフィルタ制御手段とを備えたフレーム同期シンボル検出装置とで構成されるフレーム同期シンボル再生装置であり、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速にすることによって、フレーム同期シンボル区間で自動利得制御装置が最大ゲインになるように動作することを防ぐことができ、

受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0011】本発明の請求項3に記載の発明は、フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する1または複数の異なる帯域幅をもった広帯域低域通過フィルタと、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタからの信号の一つを選択して、前記可変利得増幅手段へゲインを設定するための制御信号を出力するフィルタ切り替え手段とを備えた自動利得制御装置と、前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、外部制御信号により充放電を行う充放電手段と、復調部からの伝送モード設定データを直流電圧に変換するデータ変換手段と、前記充放電手段の出力が反転入力端子に接続され、前記データ変換手段の出力が非反転入力端子に接続されたコンパレータと、前記波形整形手段からの出力信号および前記コンパレータからの出力信号とを入力とし、外部からの制御信号により、前記波形整形手段からの出力信号と前記コンパレータからの出力信号のいずれか一方を選択して出力する信号切り替え手段と、前記波形整形手段からの出力信号および前記信号切り替え手段からの出力信号とを入力し、前記充放電手段および前記信号切り替え手段を制御して、フレーム同期シンボルを生成する論理回路とを備えたフレーム同期シンボル検出装置とで構成されるフレーム同期シンボル再生装置であり、フレーム同期シンボル到来時に、論理回路が充放電手段および信号切り替え手段を制御することにより、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0012】本発明の請求項4に記載の発明は、フレーム同期シンボルが無信号区間である信号を受信して可変なゲインで増幅する可変利得増幅手段と、可変利得増幅手段の出力信号を検波する検波手段と、検波手段の出力信号を入力とし、前記可変利得増幅手段のゲインを設定するための制御信号を出力する1または複数の異なる帯域幅をもった広帯域低域通過フィルタと、前記1または複数の異なる帯域幅をもった広帯域低域通過フィルタからの信号の一つを選択して、前記可変利得増幅手段へゲインを設定するための制御信号を出力するフィルタ切り替え手段とを備えた自動利得制御装置と、前記可変利得増幅手段から出力される信号を入力とし、信号に含まれるフレーム同期シンボルを検出するための包絡線検波手段と、包絡線検波手段の出力信号の波形整形を行う波形整形手段と、復調部からの伝送モード設定データ12より初期値を与えられ、外部制御信号によりカウンタ動作

を開始するカウンタ手段と、カウンタ手段の動作クロックを与えるクロック発生手段と、前記波形整形手段からの出力信号および前記カウンタ手段からの出力信号とを入力とし、外部からの制御信号により、前記波形整形手段からの出力信号と前記カウンタ手段からの最上位ビット出力信号のいずれか一方を選択して出力する信号切り替え手段と、前記波形整形手段からの出力信号および前記信号切り替え手段からの出力信号とを入力し、前記カウンタ手段および前記信号切り替え手段を制御して、フレーム同期シンボルを生成する論理回路とを備えたフレーム同期シンボル検出装置とで構成されるフレーム同期シンボル再生装置であり、フレーム同期シンボル到来時に、論理回路がカウンタ手段および信号切り替え手段を制御することにより、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0013】本発明の請求項5に記載の発明は、フィルタ制御手段が、その出力を復調部からの伝送モード設定データに応じて変化させることを特徴とする請求項1記載のフレーム同期シンボル再生装置であり、フレーム同期シンボル区間外での自動利得制御装置の応答速度を、伝送モード毎に最適化することができる。

【0014】本発明の請求項6に記載の発明は、フィルタ制御手段が、その出力を復調部からの伝送モード設定データに応じて変化させることを特徴とする請求項2記載のフレーム同期シンボル再生装置であり、フレーム同期シンボル区間外での自動利得制御装置の応答速度を、伝送モード毎に最適化することができる。

【0015】本発明の請求項7に記載の発明は、フィルタ切り替え手段が、その出力を復調部からの伝送モード設定データに応じて1または複数の広帯域低域通過フィルタのうちのいずれかを選択することを特徴とする請求項3記載のフレーム同期シンボル再生装置であり、フレーム同期シンボル区間外での自動利得制御装置の応答速度を、伝送モード毎に最適化することができる。

【0016】本発明の請求項8に記載の発明は、フィルタ切り替え手段が、その出力を復調部からの伝送モード設定データに応じて1または複数の広帯域低域通過フィルタのうちのいずれかを選択することを特徴とする請求項4記載のフレーム同期シンボル再生装置であり、フレーム同期シンボル区間外での自動利得制御装置の応答速度を、伝送モード毎に最適化することができる。

【0017】本発明の請求項9に記載の発明は、請求項1または5記載のフレーム同期シンボル再生装置において、波形整形手段の出力信号がフレーム同期シンボル到来時に変化することと連動して、フィルタ制御手段が可変帯域低域通過フィルタの帯域幅を変え、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速に変化させることを特徴とするフレーム同期シンボル再生方法であり、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速にすることによって、フレーム

同期シンボル区間で自動利得制御装置が最大ゲインになるように動作することを防ぐことができ、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0018】本発明の請求項10に記載の発明は、請求項2または6記載のフレーム同期シンボル再生装置において、波形整形手段の出力信号がフレーム同期シンボル到来時に変化することと連動して、フィルタ制御手段がフィルタ切り替え手段を制御して、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速に変化させることを特徴とするフレーム同期シンボル再生方法であり、フレーム同期シンボル区間で自動利得制御装置の応答速度を低速にすることによって、フレーム同期シンボル区間で自動利得制御装置が最大ゲインになるように動作することを防ぐことができ、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0019】本発明の請求項11に記載の発明は、請求項3または7記載のフレーム同期シンボル再生装置において、論理回路の出力信号がフレーム同期シンボル到来時に変化することと連動して、論理回路が充放電手段および信号切り替え手段を制御して、フレーム同期シンボルを生成することを特徴とするフレーム同期シンボル再生方法であり、フレーム同期シンボル到来時に、論理回路が充放電手段および信号切り替え手段を制御することにより、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0020】本発明の請求項12に記載の発明は、請求項4または8記載のフレーム同期シンボル再生装置において、論理回路の出力信号がフレーム同期シンボル到来時に変化することと連動して、論理回路がカウンタ手段および信号切り替え手段を制御して、フレーム同期シンボルを生成することを特徴とするフレーム同期シンボル再生方法であり、フレーム同期シンボル到来時に、論理回路がカウンタ手段および信号切り替え手段を制御することにより、受信信号に含まれるフレーム同期シンボルを安定して再生することができる。

【0021】本発明の請求項13に記載の発明は、請求項1または5記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受信機であり、高性能のデジタルオーディオ受信機を実現することができる。

【0022】本発明の請求項14に記載の発明は、請求項2または6記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受信機であり、高性能のデジタルオーディオ受信機を実現することができる。

【0023】本発明の請求項15に記載の発明は、請求項3または7記載のフレーム同期シンボル再生装置を用いたデジタルオーディオ放送受信機であり、高性能のデジタルオーディオ受信機を実現することができる。

【0024】本発明の請求項16に記載の発明は、請求項4または8記載のフレーム同期シンボル再生装置を用

いたデジタルオーディオ放送受信機であり、高性能のデジタルオーディオ受信機を実現することができる。

【0025】（実施の形態1）図1は本発明は実施の形態1におけるフレーム同期シンボル再生装置を示している。図1において、自動利得制御装置11の入力には、受信信号がIF帯域に周波数変換された図5（A）に示すようなIF信号が入力されている。自動利得制御装置11は、可変なゲインで増幅する可変利得増幅手段12と、可変利得増幅手段12の出力信号を検波する検波手段13と、検波手段13の出力信号を入力とし、可変利得増幅手段12へ制御信号を出力する可変帯域低域通過フィルタ14とを備えており、可変帯域低域通過フィルタ14の出力が可変利得増幅手段12の利得制御端子に接続される。

【0026】自動利得制御装置11の応答速度は、この可変帯域低域通過フィルタ14の帯域幅によって決定され、可変帯域低域通過フィルタ14の帯域幅を狭く設定すると自動利得制御装置11の応答速度が低速になり、可変帯域低域通過フィルタ14の帯域幅を広く設定すると自動利得制御装置11の応答速度が高速になる。通常はフェージング対策のために、自動利得制御装置11の応答速度は高速であることが必要のため、可変帯域低域通過フィルタ14の帯域幅は広く設定される。可変帯域低域通過フィルタ14の帯域幅は制御信号が5Vのときに最も広くなり、0Vのときに最も狭くなるように構成する。

【0027】フレーム同期シンボル検出装置21は、可変利得増幅手段12からのIF出力信号の包絡線検波を行う包絡線検波手段22と、包絡線検波手段22の出力信号の波形整形を行い、フレーム同期シンボルを生成する波形整形手段23と、復調部から伝送モード設定データに応じて、波形整形手段23の出力により可変帯域低域通過フィルタ14の帯域幅を制御するフィルタ制御手段24とを備えている。

【0028】波形整形手段23の出力は、例えば、フレーム同期シンボル区間だけ0Vになり、それ以外では5Vになるように構成する。フィルタ制御手段24は、波形整形手段23の出力が5Vのときに、5Vを出力して可変帯域低域通過フィルタ14の帯域幅を最も広く設定するようにし、0Vのときに、0Vを出力して可変帯域低域通過フィルタ14の帯域幅を最も狭く設定するようにする。さらに、波形整形手段23の出力が5Vのときの出力を、復調部からの伝送モード設定データに応じて変化できるように構成する。例えば復調部からのデータが「1」のとき5Vを出力し、「0」のとき4Vを出力するように構成する。このように構成することで、伝送モード設定データに応じて、可変帯域低域通過フィルタの帯域幅を伝送モード毎に変化させることができ、フレーム同期シンボル区間外での自動利得制御装置11の応答速度を伝送モード毎に最適化することができる。

【0029】次に、図1に示した装置の動作について説明する。ここでは、復調部からの伝送モード設定データが「1」のときについて説明するが、「0」のときも同様の動作をする。まず、可変利得増幅手段12のIF入力信号が図5（A）のa点に示すようにフレーム同期シンボルに入ると、可変利得増幅手段12の出力信号も図5（B）のa点に示すようにフレーム同期シンボルに入るため、可変利得増幅手段12の出力に接続されている包絡線検波手段22と波形整形手段23を介して出力される信号は、図5（C）のa点に示すように0Vに変化する。このため、フィルタ制御手段24は、可変帯域低域通過フィルタ14の帯域幅を最も狭く設定し、自動利得制御装置11の応答速度を低速に変化させる。

【0030】すると、可変利得増幅手段12のゲインはフレーム同期シンボルに入る直前のゲインで動作するため、フレーム同期シンボル区間で最大ゲインで動作することを防ぐことができ、可変利得増幅手段12の出力において、図5（B）のa点からb点に至る間、フレーム同期シンボル区間にノイズが増幅されることを防ぐことができる。すなわち、可変利得増幅手段12の出力に接続されている包絡線検波手段22と波形整形手段23を介して出力される信号は、図5（C）に示すようにa点からb点の間、0Vを保つ。この状態は、可変利得増幅手段12のIF入力信号が図5（A）のa点b点に至る間、すなわち、フレーム同期シンボル区間であれば継続され、自動利得制御装置11の応答速度を低速に保つ。

【0031】次に、可変利得増幅手段12のIF入力信号が図5（A）のa点に示すようにフレーム同期シンボルから抜け出すときは、可変利得増幅手段12の出力信号も図5（B）のb点に示すようにフレーム同期シンボルから抜け出し、可変利得増幅手段12の出力に接続されている包絡線検波手段22と波形整形手段23を介して出力される信号は、図5（C）のb点に示すように5Vに変化する。このため、フィルタ制御手段24は、可変帯域低域通過フィルタ14の帯域幅を最も広く設定し、自動利得制御装置11の応答速度を高速に変化させて、フェージングに対応させる。この状態は、次に再び可変利得増幅手段12のIF入力信号がフレーム同期シンボルに入るまで継続し、自動利得制御装置11の応答速度を高速に保つ。

【0032】このように、本実施の形態1によれば、フィルタ制御手段24が、可変帯域低域通過フィルタ14の帯域幅を制御することで、自動利得制御装置11の応答速度をフレーム同期シンボル区間では低速にして、フレーム同期シンボル区間で可変利得増幅手段12が最大ゲインで動作することを防ぐことで、フレーム同期シンボル区間にノイズが増幅されることを防ぐことができ、フレーム同期シンボルを安定して再生することができる。さらに、復調部からの伝送モード設定データに応じて、フレーム同期シンボル区間外での自動利得制御装置

11の応答速度を、伝送モード毎に最適化することができる。

【0033】（実施の形態2）図2は本発明の実施の形態2におけるフレーム同期シンボル再生装置を示している。図2において、自動利得制御装置31の入力には、受信信号がIF帯域に周波数変換された図5（A）に示すようなIF信号が入力されている。自動利得制御装置31は、可変なゲインで増幅する可変利得増幅手段12と、可変利得増幅手段12の出力信号を検波する検波手段13と、検波手段13の出力信号を入力とし、可変利得増幅手段12へ制御信号を出力する可変帯域低域通過フィルタ32と検波手段13の出力信号を入力とし、可変利得増幅手段12のゲインを設定するための制御信号を出力し、第1の広帯域低域通過フィルタ32と異なる帯域幅をもった第2の広帯域低域通過フィルタ33と、検波手段13の出力信号を入力とし、可変利得増幅手段12のゲインを設定するための制御信号を出力する狭帯域低域通過フィルタ34と、第1の広帯域低域通過フィルタ32の出力信号と第2の広帯域低域通過フィルタ33の出力信号および狭帯域低域通過フィルタ34の出力信号を入力とし、第1の広帯域低域通過フィルタ32からの出力信号と第2の広帯域低域通過フィルタ33からの出力信号のうち一つの出力信号と狭帯域低域通過フィルタ34の出力信号のうちのいずれか一方を選択して、可変利得増幅手段12へ制御信号を出力するフィルタ切り替え手段35とを備えており、フィルタ切り替え手段35の出力が可変利得制御手段12の利得制御端子に接続される。可変利得制御手段12および検波手段13は図1で使用しているものと同一である。

【0034】フィルタ切り替え手段35は、制御信号が5Vのとき、第1の広帯域低域通過フィルタ32からの信号を選択し、4Vのとき、第2の広帯域低域通過フィルタ33からの信号を選択し、0Vのとき、狭帯域低域通過フィルタ34の信号を選択するように構成する。

【0035】自動利得制御装置31の応答速度は、このフィルタ切り替え手段35の出力によって決定され、フィルタ切り替え手段35の出力が狭帯域低域通過フィルタ34の出力信号を選択して出力している場合は、自動利得制御装置31の応答速度が低速になり、フィルタ切り替え手段35の出力が第1の広帯域低域通過フィルタ32の出力信号あるいは第2の広帯域低域通過フィルタ33の出力信号を選択して出力している場合は、自動利得制御装置31の応答速度が高速になる。通常はフェージング対策のために、自動利得制御装置31の応答速度は高速であることが必要なため、フィルタ切り替え手段35の出力からは第1の広帯域低域通過フィルタ32の出力信号あるいは第2の広帯域低域通過フィルタ33の出力信号が出力されている。

【0036】フレーム同期シンボル検出装置41は、可変利得増幅手段12からのIF出力信号の包絡線検波を

行う包絡線検波手段 2 2 と、包絡線検波手段 2 2 の出力信号の波形整形を行う波形整形手段 2 3 と、波形整形手段 2 3 の出力により信号切り替え手段 3 4 を制御するフィルタ制御手段 2 4 とを備えている。包絡線検波手段 2 2、波形整形手段 2 3 およびフィルタ制御手段 2 4 は図 1 で使用しているものと同一である。

【0037】フィルタ制御手段 2 4 は、波形整形手段 2 3 の出力が 5 V のときに、5 V を出力してフィルタ切り替え手段 3 5 が第 1 の広帯域低域通過フィルタ 3 2 からの信号を選択するようにし、0 V のときに、0 V を出力してフィルタ切り替え手段 3 5 が狭帯域低域通過フィルタ 3 4 の帯域幅を最も狭く設定するようにする。さらに、波形整形手段 2 3 の出力が 5 V のときの出力を、復調部からの伝送モード設定データに応じて変化できるように構成する。例えば復調部からのデータが 1 のとき 5 V を出力し、0 のとき 4 V を出力するように構成する。このように構成することで、伝送モード設定データに応じて、広帯域低域通過フィルタの帯域幅を伝送モード毎に変化させることができ、フレーム同期シンボル区間外の自動利得制御装置 3 1 の応答速度を、伝送モード毎に最適化できる。

【0038】次に、図 2 に示した装置の動作について説明する。ここでは、復調部からの伝送モード設定データが「1」のときについて説明するが、「0」のときも同様の動作をする。まず、可変利得増幅手段 1 2 の I F 入力信号が図 5 (A) の a 点に示すように、フレーム同期シンボルに入ると、可変利得増幅手段 1 2 の出力信号も図 5 (B) の a 点に示すようにフレーム同期シンボルに入るため、可変利得増幅手段 1 2 の出力に接続されている包絡線検波手段 2 2 と波形整形手段 2 3 を介して出力される信号は、図 5 (C) の a 点に示すように 0 V に変化する。このため、フィルタ切り替え手段 3 5 の出力信号が出力され、自動利得制御装置 3 1 の応答速度を低速に変化させる。

【0039】すると、可変利得増幅手段 1 2 のゲインはフレーム同期シンボルに入る直前のゲインで動作するため、可変利得増幅手段 1 2 の出力において、図 5 (B) の a 点から b 点に至る間、フレーム同期シンボル区間で最大ゲインで動作することを防ぐことができ、フレーム同期シンボル区間にノイズが増幅されることを防ぐことができる。この状態は、可変利得増幅手段 1 2 の入力信号が図 5 (A) の a 点から b 点に至る間、すなわち、フレーム同期シンボル区間であれば継続し、自動利得制御装置 3 1 の応答速度を低速に保つ。

【0040】次に、可変利得増幅手段 1 2 の I F 入力信号がフレーム同期シンボルから抜け出すときは、可変利得増幅手段 1 2 の出力信号もフレーム同期シンボルから抜け出し、可変利得増幅手段 1 2 の出力に接続されている包絡線検波手段 2 2 と波形整形手段 2 3 を介して出力される信号は、5 V に変化する。このため、フィルタ切

り替え手段 3 5 の出力からは、第 1 の広帯域低域通過フィルタ 3 2 の出力信号が出力され、自動利得制御装置 3 1 の応答速度を高速に変化させて、フェージングに対応させる。この状態は、次に再び可変利得増幅手段 1 2 の I F 入力信号がフレーム同期シンボルに入るまで継続し、自動利得制御装置 3 1 の応答速度を高速に保つ。

【0041】このように、本実施の形態 2 によれば、フィルタ制御手段 2 4 が、フィルタ切り替え手段 3 5 を制御して、第 1 の広帯域低域通過フィルタ 3 2、3 3 または狭帯域低域通過フィルタ 3 4 のいずれかを選択して帯域幅を切り替えることで、自動利得制御装置 3 1 の応答速度をフレーム同期シンボル区間では低速にして、フレーム同期シンボル区間で可変利得増幅手段 1 2 が最大ゲインで動作することを防ぐことで、フレーム同期シンボル区間にノイズが増幅されることを防ぐことができ、フレーム同期シンボルを安定して再生することができる。さらに、復調部からの伝送モード設定データに応じて、フレーム同期シンボル区間外の自動利得制御装置 3 1 の応答速度を、伝送モード毎に最適化することができる。

【0042】（実施の形態 3）図 3 は本発明の第 3 の実施の形態におけるフレーム同期シンボル再生装置を示している。図 3 において、自動利得制御装置 5 1 の入力には、受信信号が I F 帯域に周波数変換された図 5 (A) に示すような I F 信号が入力されている。自動利得制御装置 5 1 は、可変なゲインで増幅する可変利得増幅手段 1 2 と、可変利得増幅手段 1 2 の出力信号を検波する検波手段 1 3 と、検波手段 1 3 の出力信号を入力とし、可変利得増幅手段 1 2 へ制御信号を出力する第 1 の広帯域低域通過フィルタ 3 2 と、検波手段 1 3 の出力信号を入力とし、可変利得増幅手段 1 2 のゲインを設定するための制御信号を出力し、第 1 の広帯域低域通過フィルタ 3 2 と異なる帯域幅をもった第 2 の広帯域低域通過フィルタ 3 3 と、第 1 の広帯域低域通過フィルタ 3 2 の出力信号および第 2 の広帯域低域通過フィルタ 3 3 の出力信号を入力とし、第 1 の広帯域低域通過フィルタ 3 2 からの出力信号と第 2 の広帯域低域通過フィルタ 3 3 からの出力信号のうちいずれか一方を選択して、可変利得増幅手段 1 2 へ制御信号を出力するフィルタ切り替え手段 5 2 とを備えており、フィルタ切り替え手段 5 2 の出力が可変利得制御手段 1 2 の利得制御端子に接続される。可変利得制御手段 1 2 および検波手段 1 3 は図 1 で使用しているものと同一であり、第 1 の広帯域低域通過フィルタ 3 2、第 2 の広帯域低域通過フィルタ 3 3 およびフィルタ切り替え手段 3 5 は図 2 で使用しているものと同一である。

【0043】フィルタ切り替え手段 5 2 は、制御信号からの伝送モード設定データが「1」のとき、第 1 の広帯域低域通過フィルタ 3 2 からの信号を選択し、「0」のとき、第 2 の広帯域低域通過フィルタ 3 3 からの信号を

選択するように構成する。

【0044】自動利得制御装置51の応答速度は第1の広帯域低域通過フィルタ32あるいは第2の広帯域低域通過フィルタ33の帯域幅で決定され、自動利得制御装置51の応答速度は高速となる。

【0045】フレーム同期シンボル検出装置61は、可変利得増幅手段12からのIF出力信号の包絡線検波を行う包絡線検波手段22と、包絡線検波手段22の出力信号の波形整形を行う波形整形手段23と、外部制御信号により充放電を行う充放電手段62と、復調部からのデータを直流電圧に変換するデータ変換手段63と、充放電手段62の出力が反転入力端子に接続され、データ変換手段63の出力が非反転入力端子に接続されたコンパレータ64と、波形整形手段23からの出力信号およびコンパレータ64からの出力信号とを入力し、外部からの制御信号により、波形整形手段23からの出力信号とコンパレータ64からの出力信号のいずれか一方を選択して出力する信号切り替え手段65と、波形整形手段23からの出力信号および信号切り替え手段65からの出力信号とを入力する論理回路66とを備えており、論理回路66の出力が充放電手段62の制御端子および信号切り替え手段65の制御端子に接続される。包絡線検波手段22、波形整形手段23は図1で使用しているものと同一である。

【0046】充放電手段62は、制御端子に与えられる信号が例えば5Vのとき充電し、制御端子に与えられる信号が0Vのとき放電するように設定する。データ変換手段63は、復調部からの伝送モードに基づくデータに応じて伝送モード毎に異なる直流電圧を発生する。例えば復調部からのデータが「1」のとき2.5Vを出力し、「0」のとき1.5Vを出力するように構成する。なお、充放電手段62およびデータ変換手段63は、充放電回路手段62が放電を開始し、充放電手段62の出力が5Vから低下し始め、データ変換手段63からの出力電圧を下回るまでの時間が伝送モードに応じたフレーム同期シンボル長と等しい時間になるように、充放電回路手段62の時定数およびデータ変換手段63からの出力電圧を設定する。

【0047】信号切り替え手段65は、制御端子に与えられる信号が、例えば5Vのとき、波形整形手段23からの出力信号を選択して出力し、制御端子に与えられる信号が、例えば0Vのとき、コンパレータ64からの出力信号を選択して出力するように設定する。論理回路66は、例えば2入力AND回路とする。

【0048】次に、図3に示した装置の動作について説明する。ここでは、復調部からの伝送モード設定データが「1」のときについて説明するが、「0」のときも同様の動作をする。電源投入時には、論理回路66の出力に5Vが与えられるように設定され、信号切り替え手段65の制御電圧に5Vが与えられ、充放電手段62は充

電されており、充放電手段の出力は5Vになっているものとする。フィルタ切り替え手段52により、第1の広帯域低域通過フィルタ32からの出力が選択されているため、自動利得制御装置51の応答速度は高速であり、図7の従来例と同等の動作をする。このため、可変利得増幅手段12の出力に接続されている包絡線検波手段22と波形整形手段23を介して出力される信号は、図8(D)に示したようになる。

【0049】図8(D)に示すように、波形整形手段23からの出力信号を選択して出力するように設定されているので、論理回路66の2入力にはともに0Vが与えられるため、論理回路66の出力は図6(A)のa点に示すように0Vとなる。このとき、充放電回路手段62の制御端子には0Vが与えられるため、充放電回路手段62は図6(B)のa点から放電を開始するが、データ変換手段63から出力されている直流電圧が2.5Vであるので、充放電回路手段62の出力が2.5Vよりも高い電圧である間(図6(B)のb点まで)は、コンパレータ64の出力は図6(C)のように0Vを保つ。また、信号切り替え手段65の制御端子には0Vが与えられ、信号切り替え手段65はコンパレータ64からの出力信号を選択する。

【0050】コンパレータ64の出力が0Vを示している間、自動利得制御装置51の応答速度は高速に設定されているため、フレーム同期シンボル区間で可変利得増幅手段12のゲインを素早く最大ゲインになるように動作する。そのため、可変利得増幅手段12の出力には、図8(B)に示すようにフレーム同期シンボル区間でノイズが増幅されたIF信号が出力される。図8(B)のようなIF信号を包絡線検波手段22を介して得られる出力信号は、図8(D)のようになる。ところが、コンパレータ64の出力を選択して出力している信号切り替え手段65の出力が0Vのままであるため、論理回路66の出力は0Vを保つ。

【0051】充放電回路手段62の出力が徐々に低下していき、充放電回路手段62の出力がデータ変換手段63からの出力である2.5Vを下回ると(図6(B)のb点)、コンパレータ64の出力は図6(C)のb点に示すように5Vとなり、信号切り替え手段65の出力も5Vとなる。このとき、すでに波形整形手段23の出力は5Vであるため、論理回路66の出力は図6(A)のb点に示すように5Vとなる。よって、信号切り替え手段65の制御端子には5Vが与えられ、波形整形手段23からの出力信号を選択して出力している。すると論理回路66の2入力には、ともに5Vが与えられたため、論理回路66の出力は5Vを保つ。同時に充放電回路手段62は充電を開始し、充放電回路手段62の出力は、データ変換手段63からの出力である2.5Vを直ちに上回り(図6(B)のc点)、コンパレータ64の出力は図6(C)のc点に示すように0Vとなる。

【0052】充放電回路手段62およびデータ変換手段63は、充放電回路手段62が充電を開始し、充放電回路手段62の出力が5Vから低下し始め、データ変換手段63からの出力電圧を下回るまでの時間が、伝送モードに応じたフレーム同期シンボル長と等しい時間になるように、充放電回路手段62の時定数およびデータ変換手段63からの出力電圧を設定しているため、充放電回路手段62の出力は、次にフレーム同期シンボルが到来するまでには5Vに達している。

【0053】このように、本実施の形態3によれば、充放電回路手段62が放電を開始し、充放電回路手段62の出力が5Vから低下し始め、データ変換手段63からの出力電圧を下回るまでの間、フレーム同期シンボル検出装置61の出力は0Vを保っているため、フレーム同期シンボル検出装置61の出力が0Vを保つ時間がフレーム同期シンボル長と一致し、フレーム同期シンボルを安定して再生することができる。さらに、復調部からの伝送モード設定データに応じて、フレーム同期シンボル区間外での自動利得制御装置31の応答速度を、伝送モード毎に最適化することができる。

【0054】（実施の形態4）図4は本発明の第4の実施の形態におけるフレーム同期シンボル再生装置を示している。図4において、自動利得制御装置51の入力には、受信信号がIF帯域に周波数変換された図5（A）に示すようなIF信号が入力されている。自動利得制御装置51は、図3で使用しているものと同一である。

【0055】フレーム同期シンボル検出装置71は、可変利得増幅手段12からのIF出力信号の包絡線検波を行う包絡線検波手段22と、包絡線検波手段22の出力信号の波形整形を行う波形整形手段23と、復調部からの伝送モード設定データにより初期値を与えられ、外部制御信号によりカウンタ動作を開始するカウンタ手段72と、カウンタ手段72の動作クロックを与えるクロック発生手段73と、波形整形手段23からの出力信号およびカウンタ手段72からの最上位ビット出力信号とを入力とし、外部からの制御信号により、波形整形手段23からの出力信号とカウンタ手段72からの出力信号のいずれか一方を選択して出力する信号切り替え手段65と、波形整形手段23からの出力信号および信号切り替え手段65からの出力信号とを入力する論理回路66とを備えており、論理回路66の出力がカウンタ手段72の制御端子および信号切り替え手段65の制御端子に接続される。包絡線検波手段22および波形整形手段23は、図1で使用しているものと同一であり、信号切り替え手段65および論理回路66は図3で使用しているものと同一である。

【0056】カウンタ手段72は、制御端子に与えられる信号が、例えば5Vから0Vへ変化する（ネガティブエッジ）のときに、復調部からの伝送モード設定データに応じて伝送モード毎に異なる初期値が設定され、カウ

ント動作を開始するように設定する。

【0057】クロック発生手段73は、カウンタ手段72に動作クロックを与える。なお、カウンタ手段72およびクロック発生手段73は、カウンタ手段72がカウンタ動作を開始し、例えば、最上位ビットが「1」（5V）となるまでの時間が伝送モードに応じたフレーム同期シンボル長と等しい時間になるように、カウンタ手段72の初期値およびクロック発生手段73のクロック周波数を設定する。例えば、対応する伝送モードのフレーム同期シンボル長の最大公約数となる時間の逆数をクロック発生手段73のクロック周波数に設定すると、クロック周波数とフレーム同期シンボル長と等しい時間になるまでのカウント数を最小にできる。

【0058】信号切り替え手段65は、制御端子に与えられる信号が、例えば5Vのとき、波形整形手段23からの出力信号を選択して出力し、制御端子に与えられる信号が、例えば0Vのとき、カウンタ手段72の最上位ビットの出力信号を選択して出力するように設定する。

【0059】次に、図4に示した装置の動作について説明する。ここでは、復調部からの伝送モード設定データが「1」のときについて説明するが、「0」のときも同様の動作をする。電源投入時には、論理回路66の出力に5Vが与えられるように設定され、信号切り替え手段65の制御電圧に5Vが与えられているものとする。フィルタ切り替え手段52により、第1の広帯域低域通過フィルタ32からの出力が選択されているため、自動利得制御装置51の応答速度は高速であり、図7の従来例と同等の動作をする。このため、可変利得増幅手段12の出力に接続されている包絡線検波手段22と波形整形手段23を介して出力される信号は、図8（D）に示したようになる。

【0060】図8（D）に示すように、波形整形手段23からの出力が0Vに変化したとき、信号切り替え手段65は、波形整形手段23からの出力信号を選択して出力するように設定されているので、論理回路66の2入力にはともに0Vが与えられるため、論理回路66の出力は図6（A）のa点に示すように0Vとなる。このとき、カウンタ手段72の制御端子が5Vから0Vに変化するため、カウンタ手段72は、復調部からの伝送モードに基づくデータに応じた初期値からカウンタ動作を開始するが、このときカウンタ手段72の最上位ビットからは0（0V）が出力されている。また、信号切り替え手段65の制御端子には0Vが与えられ、信号切り替え手段65はカウンタ手段72の最上位ビットからの出力信号を選択する。

【0061】カウンタ手段72の最上位ビットの出力が0Vを示している間、自動利得制御装置51の応答速度は高速に設定されているため、フレーム同期シンボル区間で可変利得増幅手段12のゲインを素早く最大ゲインになるように動作する。そのため、可変利得増幅手段1

2の出力には、図8（B）に示すようにフレーム同期シンボル区間でノイズが増幅されたIF信号が出力される。図8（B）のようなIF信号を包絡線検波手段22を介して得られる出力信号は、図8（C）のようになるため、波形整形手段23で波形整形を行った出力は図8（D）のようになる。ところが、カウンタ手段72の最上位ビットの出力を選択して出力している信号切り替え手段65の出力が0Vのままであるため、論理回路66の出力は0Vを保つ。

【0062】カウンタ手段72の最上位ビットの出力が「1」（5V）になると、信号切り替え手段65の出力も5Vになる。このとき、すでに波形整形手段23の出力は5Vであるため、論理回路66の出力は図6（A）のb点に示すように5Vとなる。よって、信号切り替え手段65の制御端子には5Vが与えられ、波形整形手段23からの出力信号を選択して出力している。すると論理回路66の2入力には、ともに5Vが与えられるため、論理回路66の出力は5Vを保つ。

【0063】このように、本実施の形態4によれば、カウンタ手段72がカウント動作を開始し、カウンタ手段72の最上位ビットが「0」（0V）から「1」（5V）に変化するまでの間、フレーム同期シンボル検出装置71の出力は0Vを保っているため、フレーム同期シンボル検出装置71の出力が0Vを保つ時間がフレーム同期シンボル長と一致し、フレーム同期シンボルを安定して再生できる。さらに、復調部からの伝送モード設定データに応じて、フレーム同期シンボル区間外での自動利得制御装置31の応答速度を、伝送モード毎に最適化することができる。

【0064】

【発明の効果】以上の説明から明らかなように、本発明の第1の発明によれば、フレーム同期シンボル検出装置の出力信号がフレーム同期シンボル到来時に変化することと連動して可変帯域低域通過フィルタの帯域幅を可変させ、自動利得制御装置の応答速度を低速にすることによって、フレーム同期シンボル区間で自動利得制御装置が最大ゲインになるように動作することを防ぐことができ、フレーム同期シンボルを安定して再生することができる。さらに、復調部からの伝送モード設定データに応じて、フレーム同期シンボル区間外での自動利得制御装置の応答速度を、伝送モード毎に最適化することができる。

【0065】また、本発明の第2の発明によれば、フレーム同期シンボル検出装置の出力信号がフレーム同期シンボル到来時に変化することと連動して狭帯域低域通過フィルタの出力信号を選択して、自動利得制御装置の応答速度を低速にすることによって、上記第1の発明と同等の効果を得ることができる。また、上記第1の発明で使用する可変帯域低域通過フィルタを使用することがないので、低コスト化が図れる。

【0066】また、本発明の第3の発明によれば、フレーム同期シンボル検出装置の出力信号がフレーム同期シンボル到来時に変化することと連動して充放電手段によりフレーム同期シンボルを安定して再生することができる。また、上記第1の発明および第2の発明と異なり、自動利得制御装置に対して独立してフレーム同期シンボルを生成しているため、自動利得制御装置に影響を与えないでフレーム同期シンボルを再生することができる。

【0067】また、本発明の第4の発明によれば、フレーム同期シンボル検出装置の出力信号がフレーム同期シンボル到来時に変化することと連動してカウンタ手段によりフレーム同期シンボルを生成することができ、フレーム同期シンボルを安定して再生することができる。また、上記第1の発明および第2の発明と異なり、自動利得制御装置に対して独立してフレーム同期シンボルを生成しているため、自動利得制御装置に影響を与えないでフレーム同期シンボルを再生することができる。さらに、上記第3の発明と異なり、充放電回路を使用せず、デジタル処理のみでフレーム同期シンボルを生成するため、フレーム同期シンボル長を充放電回路の時定数で設定する場合に比べて、容易に設定することができる。

【0068】なお、第3の発明および第4の発明の説明では、広帯域低域通過フィルタを2個使用しているが、複数の伝送モードに対応する必要がなければ、広帯域低域通過フィルタは1個でよく、その場合フィルタ切り替え手段は不要となる。

【0069】また、以上は欧州ユーレカプロジェクトが開発したDABシステムを例にとって説明したが、受信信号にフレーム同期シンボルが含まれており、フレーム同期シンボルとその他のシンボルとの間に振幅差があるような通信システムにおいても、同様に本発明を適用することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるフレーム同期シンボル再生装置を示すブロック図

【図2】本発明の実施の形態2におけるフレーム同期シンボル再生装置を示すブロック図

【図3】本発明の実施の形態3におけるフレーム同期シンボル再生装置を示すブロック図

【図4】本発明の実施の形態4におけるフレーム同期シンボル再生装置を示すブロック図

【図5】（A）本発明の可変利得増幅手段に入力されるIF信号の波形図

（B）本発明の第1から第3の実施の形態における可変利得増幅手段から出力されるIF信号の波形図

（C）本発明の第1および第2の実施の形態における波形整形手段からの出力信号の波形図

【図6】（A）本発明の第3および第4の実施の形態における論理回路からの出力信号の波形図

（B）本発明の第3の実施の形態における充放電手段か

らの出力信号の波形図

(C) 本発明の第 3 の実施の形態におけるコンパレータからの出力信号の波形図

【図 7】従来例におけるフレーム同期シンボル再生装置を示すブロック図

【図 8】(A) 従来例における可変利得増幅手段に入力される I F 信号の波形図

(B) 従来例における可変利得増幅手段から出力される I F 信号の波形図

(C) 従来例における包絡線検波手段からの出力信号の波形図

(D) 従来例における波形整形手段からの出力信号の波形図

(E) 従来例における本来検出されるべきフレーム同期シンボルの波形図

【符号の説明】

1 1、3 1、5 1 自動利得制御装置

2 1、4 1、6 1、7 1 フレーム同期シンボル検出装置 *

* 置

1 2 可変利得増幅手段

1 3 検波手段

1 4 可変帯域低域通過フィルタ

2 2 包絡線検波手段

2 3 波形整形手段

2 4 フィルタ制御手段

3 2 第 1 の広帯域低域通過フィルタ

3 3 第 2 の広帯域低域通過フィルタ

3 4 狭帯域低域通過フィルタ

3 5、5 2 フィルタ切り替え手段

6 2 充放電手段

6 3 データ変換手段

6 4 コンパレータ

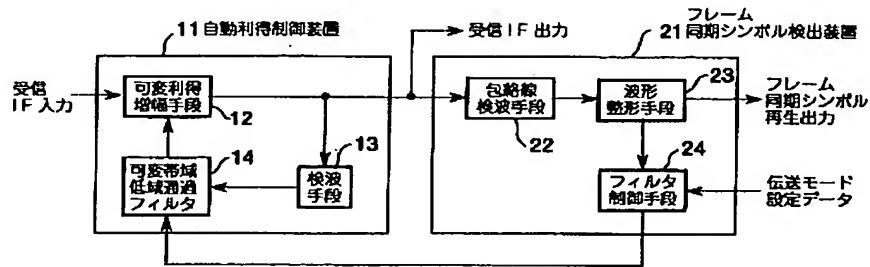
6 5 信号切り替え手段

6 6 論理回路

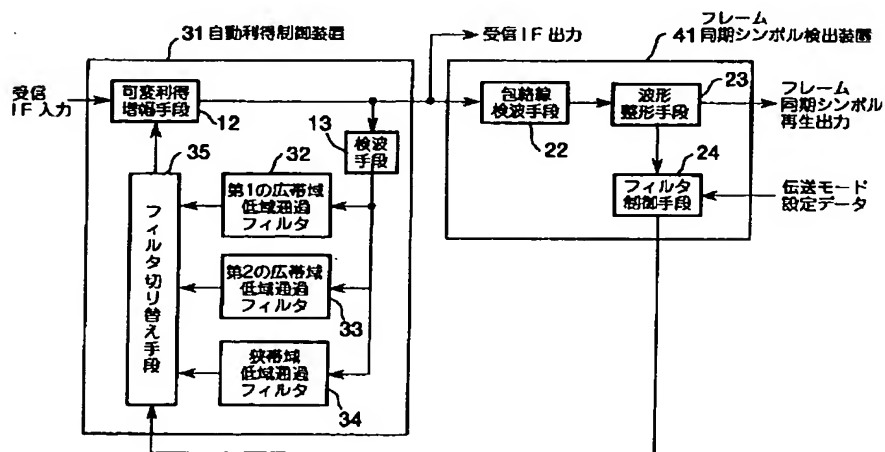
7 2 カウンタ手段

7 3 クロック発生手段

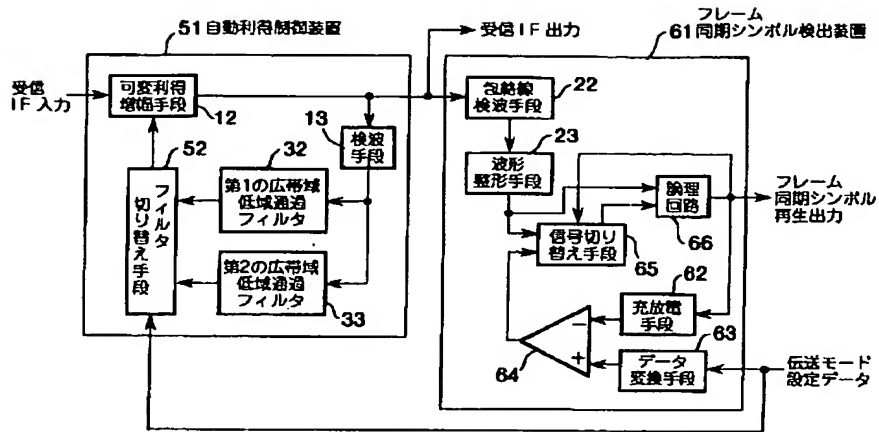
【図 1】



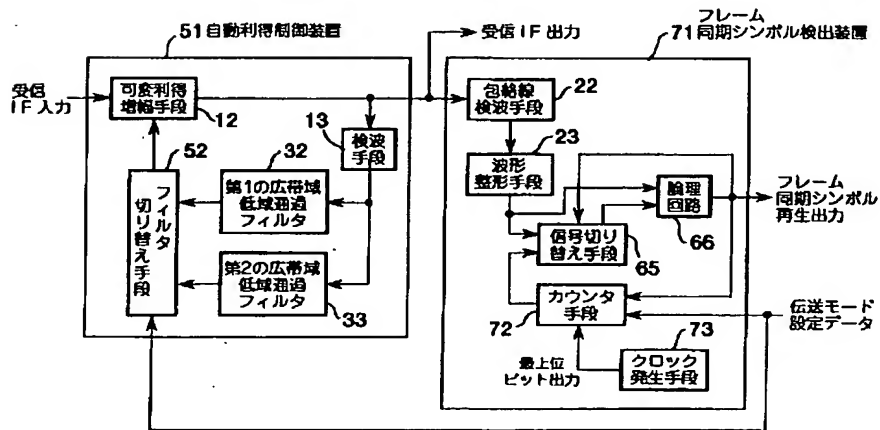
【図 2】



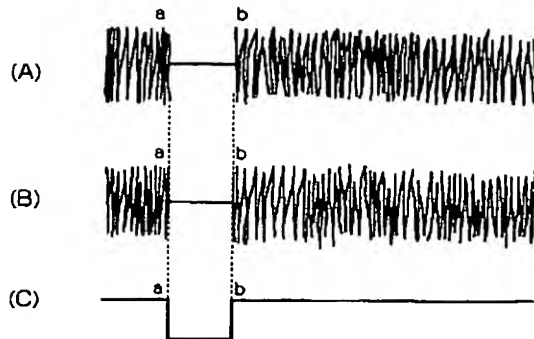
【図 3】



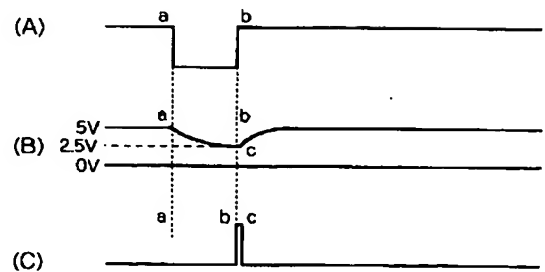
【図 4】



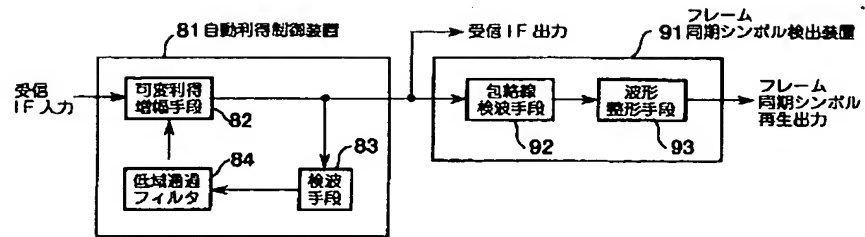
【図 5】



【図 6】



【図 7】



【図 8】

